

日本国特許庁  
JAPAN PATENT OFFICE

10/10/01  
J10000 U.S. PTO  
09/972955  
10/10/01  
1137

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 6月 7日

出願番号

Application Number:

特願2001-172363

出願人

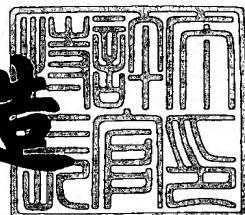
Applicant(s):

三菱電機株式会社

2001年 6月 20日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3058241

【書類名】 特許願  
【整理番号】 530753JP01  
【提出日】 平成13年 6月 7日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01L 27/04  
H01L 21/66  
H01L 21/82

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

【氏名】 金谷 康

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

【氏名】 茶木 伸

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100091409

【弁理士】

【氏名又は名称】 伊藤 英彦

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100096792

【弁理士】

【氏名又は名称】 森下 八郎

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 高周波半導体集積回路

【特許請求の範囲】

【請求項 1】 能動素子と第1のパッドとを含む主回路と、受動素子から成る回路ブロックと、前記回路ブロックに接続された第2のパッドと、前記第1のパッドを前記第2のパッドに接続するためのワイヤとを備える高周波半導体集積回路。

【請求項 2】 前記主回路は、入力端子と出力端子との間に前記能動素子および前記第1のパッドを含む、請求項1に記載の高周波半導体集積回路。

【請求項 3】 前記回路ブロックは、前記入力端子から入力される入力信号の周波数が高くなるに従ってインピーダンスが小さくなる受動素子を含む、請求項2に記載の高周波半導体集積回路。

【請求項 4】 前記回路ブロックは、前記第2のパッドに接続された配線を含み、

前記ワイヤの長さと前記配線の長さとの和は、前記入力端子から入力される高周波信号の波長の4分の1に等しい、請求項2に記載の高周波半導体集積回路。

【請求項 5】 能動素子と主パッドとを含む主回路と、各々が受動素子から成る複数の回路ブロックと、前記複数の回路ブロックに対応して設けられた複数の接続用パッドと、前記主パッドを前記複数の接続用パッドのいずれかに接続するためのワイヤとを備える高周波半導体集積回路。

【請求項 6】 前記主回路は、入力端子と出力端子との間に前記能動素子および前記主パッドを含む、請求項5に記載の高周波半導体集積回路。

【請求項 7】 前記複数の回路ブロックは、前記主回路のインピーダンスを第1のインピーダンスに調整するための第1の回路ブロックと、前記主回路のインピーダンスを第2のインピーダンスに調整するための第2の回路ブロックと、

前記主回路のインピーダンスを第3のインピーダンスに調整するための第3の回路ブロックとから成る、請求項6に記載の高周波半導体集積回路。

【請求項8】 前記第1の回路ブロックは、一方端が接地ノードに接続され、他方端が第1の接続用パッドに接続された第1の容量を有する第1のキャパシタから成り、

前記第2の回路ブロックは、一方端が接地ノードに接続され、他方端が第2の接続用パッドに接続された第2の容量を有する第2のキャパシタから成り、

前記第3の回路ブロックは、一方端が接地ノードに接続され、他方端が第3の接続用パッドに接続された第3の容量を有する第3のキャパシタから成る、請求項7に記載の高周波半導体集積回路。

【請求項9】 第1の高周波半導体集積回路と、

第2の高周波半導体集積回路と、

前記第1の高周波半導体集積回路を前記第2の高周波半導体集積回路に接続するための主ワイヤとを備える高周波半導体集積回路。

【請求項10】 前記第1の高周波半導体集積回路は、能動素子を有する主回路と受動素子を有する回路ブロックとを含み、

前記第2の高周波半導体集積回路は、能動素子を有する主回路のみを含む、請求項9に記載の高周波半導体集積回路。

【請求項11】 前記第2の高周波半導体集積回路は、

第1の能動素子と第1のパッドとを有する第1の主回路を含み、

前記第1の高周波半導体集積回路は、

受動素子を有する回路ブロックと、

前記回路ブロックに接続された第2のパッドと、

前記第1のパッドおよび前記第2のパッドと接続するための第3のパッドと第2の能動素子とを有する第2の主回路と、

前記第2のパッドを前記第3のパッドに接続するためのワイヤとを含み、

前記主ワイヤは、前記第1のパッドを前記第3のパッドに接続する、請求項10に記載の高周波半導体集積回路。

【請求項12】 前記第1の主回路は、

一方端が前記第1のパッドに接続され、他方端が前記能動素子に接続された配線と、

前記能動素子が接続された出力端子とをさらに含み、

前記第2の主回路は、

一方端が前記第3のパッドに接続され、他方端が前記能動素子に接続された配線と、

前記能動素子が接続された入力端子とをさらに含む、請求項11に記載の高周波半導体集積回路。

【請求項13】 前記回路ブロックは、前記第1の主回路のインピーダンスと前記第2の主回路のインピーダンスとの整合を取るための受動素子を含む、請求項12に記載の高周波半導体集積回路。

【請求項14】 前記第1の高周波半導体集積回路は、能動素子を有する主回路のみを含み、

前記第2の高周波半導体集積回路は、受動素子を有する回路ブロックのみを含む、請求項9に記載の高周波半導体集積回路。

【請求項15】 前記第1の高周波半導体集積回路は、

能動素子と主パッドとを有する主回路を含み、

前記第2の高周波半導体集積回路は、

各々が受動素子を有する複数の回路ブロックと、

前記複数の回路ブロックに対応して設けられた複数の接続用パッドとを含み、

前記主ワイヤは、前記主パッドを前記複数の接続用パッドのいずれかに接続する、請求項14に記載の高周波半導体集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、性能または用途に応じて複数の回路の組合せを変更し、良好な高周波特性を実現する高周波半導体集積回路に関するものである。

【0002】

【従来の技術】

図22を参照して、従来の高周波半導体集積回路600は、主回路610と回路ブロック620とを備える。

【0003】

主回路610は、入力端子6101と、トランジスタ6102と、伝送線路6103, 6104と、出力端子6105とを含む。トランジスタ6102は、ゲート端子が入力端子6101に接続され、ソース端子が接地ノード7に接続され、ドレイン端子が伝送線路6103に接続される。トランジスタ6102は、具体的には、MOSトランジスタ等の電界効果型トランジスタ、およびGaAsを用いたMESFET (Metal Semiconductor Field Effect Transistor), HEMT (High Electron Mobility Transistor), HBT (Heterojunction Bipolar Transistor) から成る。

【0004】

伝送線路6103, 6104は、トランジスタ6102のドレイン端子と出力端子6105との間に直列に接続される。また、伝送線路6103, 6104は、所定の長さおよび所定の幅を有する配線であり、高周波半導体集積回路600の作製時にパターニングによって形成される。

【0005】

回路ブロック620は、受動回路6201, 6202およびキャパシタ6203を含む。受動回路6201, 6202およびキャパシタ6203は、主回路610のノード6106と接地ノード7との間に直列に接続される。受動回路6201, 6202は、たとえば、受動素子である抵抗、コイル、およびキャパシタを直列または並列に接続した回路から成る。つまり、受動回路6201, 6202は、主回路610において、入力端子6101から入力された入力信号を出力端子6105から出力するときに、キャパシタ6203も含めて出力整合、効率整合、利得整合、および歪整合が取れるように抵抗、コイルおよびキャパシタを適宜組合わせて構成した回路を含む。

【0006】

主回路610は、マイクロ波またはミリ波の範囲の周波数を有する入力信号を

入力端子6101から受け、その受けた入力信号をトランジスタ6102、および伝送線路6103、6104を介して出力端子6105から出力する。

## 【0007】

そして、回路ブロック620の受動回路6201、6202が出力整合を取るように最適化された受動素子によって構成されているとき、主回路610は、入力端子6101から入力された入力信号を、出力整合を取って出力端子6105から出力する。また、回路ブロック620の受動回路6201、6202が効率整合を取るように最適化された受動素子によって構成されているとき、主回路610は、入力端子6101から入力された入力信号を、効率整合を取って出力端子6105から出力する。

## 【0008】

## 【発明が解決しようとする課題】

しかし、従来の高周波半導体集積回路600においては、回路ブロック620は、主回路610のノード6106に接続されているため、主回路610のみを使用したいとき、または、異なる性能を有する高周波半導体集積回路が要求されるとき、別々の回路パターンを作製しなければならないという問題が生じる。すなわち、出力整合を取るように最適化された受動素子から成る受動回路6201、6202を回路ブロック620に作製すれば、主回路610のみを使用することができず、また、高周波半導体集積回路600を、効率整合を取るための高周波半導体集積回路に変更することはできない。

## 【0009】

また、一度、半導体基板上に回路パターンを作製すると、能動素子の性能がばらついた場合、回路ブロックを調整することができず、高周波半導体集積回路の歩留まりが低下するという問題も生じる。

## 【0010】

そこで、本発明は、かかる問題を解決するためになされたものであり、その目的は、各種の性能、および用途を実現可能な高周波半導体集積回路を提供することである。

## 【0011】

また、本発明の別の目的は、高周波特性を良好にするための回路調整が可能な高周波半導体集積回路を提供することである。

【0012】

【課題を解決するための手段】

この発明によれば、高周波半導体集積回路は、能動素子と第1のパッドとを含む主回路と、受動素子から成る回路ブロックと、回路ブロックに接続された第2のパッドと、第1のパッドを前記第2のパッドに接続するためのワイヤとを備える。

【0013】

好ましくは、主回路は、入力端子と出力端子との間に能動素子および第1のパッドを含む。

【0014】

好ましくは、回路ブロックは、入力端子から入力される入力信号の周波数が高くなるに従ってインピーダンスが小さくなる受動素子を含む。

【0015】

好ましくは、回路ブロックは、第2のパッドに接続された配線を含み、ワイヤの長さと配線の長さとの和は、入力端子から入力される高周波信号の波長の4分の1に等しい。

【0016】

また、この発明によれば、高周波半導体集積回路は、能動素子と主パッドとを含む主回路と、各々が受動素子から成る複数の回路ブロックと、複数の回路ブロックに対応して設けられた複数の接続用パッドと、主パッドを複数の接続用パッドのいずれかに接続するためのワイヤとを備える。

【0017】

好ましくは、主回路は、入力端子と出力端子との間に能動素子および主パッドを含む。

【0018】

好ましくは、複数の回路ブロックは、主回路のインピーダンスを第1のインピーダンスに調整するための第1の回路ブロックと、主回路のインピーダンスを第

2のインピーダンスに調整するための第2の回路ブロックと、主回路のインピーダンスを第3のインピーダンスに調整するための第3の回路ブロックとから成る。

## 【0019】

好ましくは、第1の回路ブロックは、一方端が接地ノードに接続され、他方端が第1の接続用パッドに接続された第1の容量を有する第1のキャパシタから成り、第2の回路ブロックは、一方端が接地ノードに接続され、他方端が第2の接続用パッドに接続された第2の容量を有する第2のキャパシタから成り、第3の回路ブロックは、一方端が接地ノードに接続され、他方端が第3の接続用パッドに接続された第3の容量を有する第3のキャパシタから成る。

## 【0020】

また、この発明によれば、高周波半導体集積回路は、第1の高周波半導体集積回路と、第2の高周波半導体集積回路と、第1の高周波半導体集積回路を第2の高周波半導体集積回路に接続するための主ワイヤとを備える。

## 【0021】

好ましくは、第1の高周波半導体集積回路は、能動素子を有する主回路と受動素子を有する回路ブロックとを含み、第2の高周波半導体集積回路は、能動素子を有する主回路のみを含む。

## 【0022】

好ましくは、第2の高周波半導体集積回路は、第1の能動素子と第1のパッドとを有する第1の主回路を含み、第1の高周波半導体集積回路は、受動素子を有する回路ブロックと、回路ブロックに接続された第2のパッドと、第1のパッドおよび第2のパッドと接続するための第3のパッドと第2の能動素子とを有する第2の主回路と、第2のパッドを第3のパッドに接続するためのワイヤとを含み、主ワイヤは、第1のパッドを第3のパッドに接続する。

## 【0023】

好ましくは、第1の主回路は、一方端が第1のパッドに接続され、他方端が能動素子に接続された配線と、能動素子が接続された出力端子とをさらに含み、第2の主回路は、一方端が第3のパッドに接続され、他方端が能動素子に接続され

た配線と、能動素子が接続された入力端子とをさらに含む。

【0024】

好ましくは、回路ブロックは、第1の主回路のインピーダンスと第2の主回路のインピーダンスとの整合を取るための受動素子を含む。

【0025】

好ましくは、第1の高周波半導体集積回路は、能動素子を有する主回路のみを含み、第2の高周波半導体集積回路は、受動素子を有する回路ブロックのみを含む。

【0026】

好ましくは、第1の高周波半導体集積回路は、能動素子と主パッドとを有する主回路を含み、第2の高周波半導体集積回路は、各々が受動素子を有する複数の回路ブロックと、複数の回路ブロックに対応して設けられた複数の接続用パッドとを含み、主ワイヤは、主パッドを前記複数の接続用パッドのいずれかに接続する。

【0027】

【発明の実施の形態】

本発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

【0028】

【実施の形態1】

図1を参照して、実施の形態1による高周波半導体集積回路100は、主回路10と、回路ブロック20と、パッド30と、ワイヤ40とを備える。主回路10、回路ブロック20、およびパッド30は、1つの半導体基板上に作製される。

【0029】

主回路10は、入力端子1と、トランジスタ2と、伝送線路3、5と、パッド4と、出力端子6とを含む。トランジスタ2は、ゲート端子が入力端子1に接続され、ソース端子が接地ノード7に接続され、ドレイン端子が伝送線路3に接続される。伝送線路3は、トランジスタ2のドレイン端子とパッド4との間に配置

される。伝送線路5は、パッド4と出力端子との間に配置される。

【0030】

回路ブロック20は、受動回路21とキャパシタ22とを含む。受動回路21およびキャパシタ22は、パッド30と接地ノード7との間に直列に接続される。パッド30は、回路ブロック20の近くに配置される。ワイヤ40は、パッド30を主回路10に含まれるパッド4に接続する。したがって、回路ブロック20は、主回路10の入力端子1から出力端子6までの回路に対して並列に接続される。

【0031】

図2を参照して、伝送線路3、5は、金(Au)から成る配線31によって構成される。配線31は、長さL1および幅W1を有する。したがって、伝送線路3、5は、入力信号の周波数に対して並列共振点を有するインピーダンス特性を有する。

【0032】

図3を参照して、受動回路21は、たとえば、コイル210とキャパシタ211とから成る。コイル210およびキャパシタ211は、並列に接続される。したがって、回路ブロック20は、入力信号の周波数に対して、1つの直列共振点と1つの並列共振点とを有し、最終的に零に近づくインピーダンス特性を有する。キャパシタ22の容量をC1[F]、キャパシタ211の容量をC2[F]、入力信号の周波数をf[Hz]としたとき、キャパシタ22のインピーダンスは $1/(2\pi f C_1)$ によって決定され、キャパシタ211のインピーダンスは $1/(2\pi f C_2)$ によって決定されるため、周波数fが高周波になるとインピーダンスは零に近づく。したがって、回路ブロック20は、入力信号の周波数が高周波になるとインピーダンスが零に近づく。なお、入力信号の周波数fは、マイクロ波またはミリ波の範囲である。

【0033】

上述したように、主回路10は能動素子を含む回路であり、回路ブロック20は、受動素子から成る回路である。

【0034】

再び、図1を参照して、主回路10においては、入力端子1から入力された入力信号は、トランジスタ2および伝送線路3を介してパッド4まで伝送される。そして、パッド4は、入力信号を伝送線路5およびワイヤ40へ伝達する。伝送線路5へ出力された入力信号は伝送線路5を伝送して出力端子6から出力される。

## 【0035】

一方、ワイヤ40へ伝達された入力信号は、ワイヤ40を伝送し、パッド30を介して回路ブロック20へ入力される。この場合、ワイヤ40は、コイルとキャパシタとの並列回路が複数段接続された等価回路として入力信号に対して機能する。したがって、入力信号の周波数が高いときワイヤ40のインピーダンスが零に近づく。その結果、パッド4から見たワイヤ40および回路ブロック20はオープン状態に近づき、入力端子1から入力された入力信号は、伝送漏れを少なくして主回路10中を伝送され、出力端子6から出力される。この場合、主回路10は、入力信号の周波数以外の周波数を有する信号を出力しない。

## 【0036】

図4を参照して、回路ブロック20は、配線220によって構成されていてよい。配線220は、回路ブロック20を作製するときに形成され、長さL2、および幅W2を有する。この場合、ワイヤ40の長さをLw、入力信号の波長をλとすると、 $\lambda/4 = Lw + L2$ となるようにワイヤ40の長さLwおよび配線220の長さL2が決定される。 $\lambda/4 = Lw + L2$ が成り立つとき、パッド4からワイヤ40およびパッド30を介して配線220に伝達される入力信号は、配線220の一方端221において振幅が零になる。つまり、ワイヤ40および配線220から成る回路は、ショートした回路になる。したがって、パッド4から見たワイヤ40および回路ブロック20はオープン状態になり、入力端子1から入力された入力信号は、伝送漏れを少なくして主回路10中を伝送され、出力端子6から出力される。この場合、主回路10は、入力信号の周波数以外の周波数を有する信号を出力しない。

## 【0037】

上述したように、回路ブロック20として図3に示す受動回路21とキャパシ

タ22とを直列に接続した回路を用いたとき、または図4に示す配線220を用いたとき、入力信号の伝送漏れを防止して主回路10中を伝送可能な高周波半導体集積回路100を作製できる。そして、高周波半導体集積回路100の主回路10のみを使用したいときは、ワイヤ40を切断すればよく、主回路10のみから成る高周波半導体集積回路を別途、作製する必要がない。このように、回路ブロック20をワイヤ40を用いて主回路10に接続することによって入力信号の伝送漏れを防止して入力信号を伝送可能な高周波半導体集積回路として機能させるとともに、主回路10のみから成る高周波半導体集積回路としても機能させることができる。そして、本発明においては、上述したようにワイヤ40を高周波の入力信号を伝送する1つの回路として機能させることを特徴とする。

#### 【0038】

実施の形態1によれば、高周波半導体集積回路は、ワイヤによって接続された主回路と回路ブロックとを備えるので、ワイヤによる接続の有無によって複数の性能を有する高周波半導体集積回路を実現できる。

#### 【0039】

##### 【実施の形態2】

図5を参照して、実施の形態2による高周波半導体集積回路200は、主回路10と、ワイヤ40と、回路ブロック50, 60, 70と、パッド55, 65, 75とを備える。主回路10については、上述したとおりである。パッド55, 65, 75は、それぞれ、回路ブロック50, 60, 70に対応して設けられる。ワイヤ40は、主回路10に含まれるパッド4をパッド55, 65, 75のいずれかに接続する。

#### 【0040】

図6を参照して、回路ブロック50はキャパシタ51を含む。キャパシタ51の一方の電極は接地ノード7に接続され、他方の電極はパッド55に接続される。キャパシタ51は、容量C3 [F]を有する。

#### 【0041】

図7を参照して、回路ブロック60は、キャパシタ61を含む。キャパシタ61の一方の電極は接地ノード7に接続され、他方の電極はパッド65に接続され

る。キャパシタ61は、容量C4[F]を有する。

【0042】

図8を参照して、回路ブロック70は、キャパシタ71を含む。キャパシタ71の一方の電極は接地ノード7に接続され、他方の電極はパッド75に接続される。キャパシタ71は、容量C5[F]を有する。

【0043】

再び、図5を参照して、ワイヤ40は、上述したようにコイルとキャパシタとの並列回路を複数段接続した等価回路として入力信号に対して機能するので、ワイヤ40を、それぞれ、パッド55, 65, 75に接続することによって異なる性能を有する高周波半導体集積回路を実現できる。トランジスタの出力インピーダンスが図9に示すインピーダンスを有するとき、ワイヤ40によって主回路10のパッド4にパッド55を接続することによって図10に示すインピーダンスを有する高周波半導体集積回路を実現できる。この場合、回路ブロック50に含まれるキャパシタ51の容量C3は、ワイヤ40および回路ブロック50によるリアクタンスが零になるように決定される。つまり、ワイヤ40および回路ブロック50によるインピーダンスが図10に示すスミスチャートにおいて実軸上に位置するようにキャパシタ51の容量C3が決定される。そして、ワイヤ40によって主回路10に回路ブロック50を接続し、インピーダンス変換器から成る他の回路ブロックをパッド4から出力端子6側に配置することにより高周波半導体集積回路200を、利得整合を取った高周波半導体集積回路として機能させることができる。

【0044】

また、ワイヤ40によって主回路10に回路ブロック60を接続することによって図11に示すスミスチャートにおいてA点のインピーダンスを有する高周波半導体集積回路を実現できる。この場合、回路ブロック60に含まれるキャパシタ61の容量C4は、ワイヤ40および回路ブロック60によるインピーダンスが実軸よりも上側のA点に来るよう決定される。

【0045】

さらに、ワイヤ40によって主回路10に回路ブロック70を接続することに

よって図11に示すスミスチャートにおいてB点のインピーダンスを有する高周波半導体集積回路を実現できる。この場合、回路ブロック70に含まれるキャパシタ71の容量C5は、ワイヤ40および回路ブロック70によるインピーダンスが実軸よりも上側のB点に来るよう決定される。

## 【0046】

図10に示すスミスチャート上の円は、等出力円を示すものであり、回路ブロック50に含まれるキャパシタ51の容量C3を変化させることによって得られる。したがって、回路ブロック50に含まれるキャパシタ51の容量C3を変化させることによってインピーダンスが図10に示す等出力円上を移動する高周波半導体集積回路を実現できる。また、図11に示すスミスチャート上の円は、等効率円を示すものであり、回路ブロック60, 70に含まれるキャパシタ61, 71の容量C4, C5を変化させることによって得られる。したがって、回路ブロック60, 70に含まれるキャパシタ61, 71の容量C4, C5を変化させることによってインピーダンスが図11に示す等効率円上を移動する高周波半導体集積回路を実現できる。

## 【0047】

上述したように、主回路10は、能動素子を含む回路であり、回路ブロック50, 60, 70は、受動素子から成る回路である。

## 【0048】

高周波半導体集積回路200においても、ワイヤ40を切断することによって主回路10のみから成る高周波半導体集積回路として機能させることができるとともに、回路ブロック50, 60, 70を主回路10に接続することによって上述した各種の性能を有する高周波半導体集積回路として機能させることができる。

## 【0049】

上記においては、回路ブロック50, 60, 70は、1つのキャパシタを含むとして説明したが、回路ブロック50, 60, 70は、複数のキャパシタを含み、その複数のキャパシタのいずれかを選択できるようにしてもよい。これによつて、主回路10に含まれる能動素子（トランジスタ）の特性がばらついたとき、

回路ブロック50, 60, 70に含まれるキャパシタを選択することによって能動素子の特性のばらつきを調整できる。この場合、トランジスタとしては、MOSトランジスタ等の電界効果型トランジスタ、およびGaNを用いたMESFET, HEMT, HBTが想定される。

## 【0050】

また、回路ブロックは、トランジスタの出力側だけではなく、入力側および入力側と出力側の両側に配置されてもよい。

## 【0051】

また、上記においては、主回路10には、1つの回路ブロックをワイヤ40によって接続するとして説明したが、回路ブロックを複数選択して直列または並列に接続してもよい。

## 【0052】

実施の形態2によれば、高周波半導体集積回路は、主回路と、ワイヤによって主回路に接続可能な複数の回路ブロックとを備えるので、ワイヤによって主回路に接続する回路ブロックを選択することにより複数の性能を実現可能な高周波半導体集積回路を作製することができる。

## 【0053】

## 【実施の形態3】

図12を参照して、実施の形態3による高周波半導体集積回路300は、高周波半導体集積回路310と、高周波半導体集積回路320と、ワイヤ330とを備える。

## 【0054】

高周波半導体集積回路310は、主回路301と、回路ブロック302と、パッド303と、ワイヤ304とを含む。主回路301は、入力端子3010と、トランジスタ3011と、伝送線路3012と、パッド3013とから成る。トランジスタ3011は、ゲート端子が入力端子3010に接続され、ソース端子が接地ノード7に接続され、ドレイン端子が伝送線路3012に接続される。伝送線路3012は、トランジスタ3011のドレイン端子とパッド3013との間に接続される。

## 【0055】

パッド303は、回路ブロック302の近くに設けられる。ワイヤ304は、パッド303を主回路301のパッド3013に接続することによって回路ブロック302を主回路301に接続する。

## 【0056】

高周波半導体集積回路320は、パッド3200と、伝送線路3201と、トランジスタ3202と、出力端子3203とを含む。伝送線路3201は、パッド3200とトランジスタ3202のゲート端子との間に接続される。トランジスタ3202は、ゲート端子が伝送線路3201に接続され、ソース端子が接地ノード7に接続され、ドレイン端子が出力端子3203に接続される。つまり、高周波半導体集積回路320は、高周波半導体集積回路310の主回路301と同じように能動素子を含む回路である。

## 【0057】

ワイヤ330は、高周波半導体集積回路310の主回路301に含まれるパッド3013を高周波半導体集積回路320のパッド3200に接続する。

## 【0058】

図13の(a)を参照して、伝送線路3012は、配線3014から成る。配線3014は、長さL3および幅W3を有する。また、図13の(b)を参照して、伝送線路3201は、配線3204から成る。配線3204は、長さL4および幅W4を有する。したがって、高周波半導体集積回路310の主回路301は、高周波半導体集積回路320のインピーダンスと異なるインピーダンスを有する。

## 【0059】

図14を参照して、回路ブロック302は、配線3020から成る。配線3020は、長さL5および幅W5を有する。ワイヤ304の長さをLw、入力信号の波長をλとしたとき、 $\lambda/4 = Lw + L5$ となり、かつ、主回路301のインピーダンスが高周波半導体集積回路320のインピーダンスに整合するように配線3020の長さL5およびワイヤ304の長さLwが決定される。この場合、配線3020の一方端3021において入力信号の振幅が零になり、ショートし

た状態になる。したがって、パッド3013から見たワイヤ304および回路ブロック302によるインピーダンスは零になる。そうすると、入力端子3010から入力された入力信号は、トランジスタ3011、および伝送線路3012を介してパッド3013に伝達され、パッド3013によってワイヤ304, 330に伝達される。ワイヤ304および回路ブロック302によるインピーダンスが零であり、主回路301のインピーダンスは高周波半導体集積回路320のインピーダンスと整合が取れているため、入力信号は、損失することなくワイヤ330を介してパッド3200へ伝達される。そして、入力信号は、伝送線路3201およびトランジスタ3202を介して出力端子3203から出力される。

#### 【0060】

上述したように、主回路301は、能動素子を含む回路であり、回路ブロック302は、受動素子から成る回路である。また、高周波半導体集積回路320は、主回路301と同じように能動素子を含む回路から成る。

#### 【0061】

高周波半導体集積回路300においては、回路ブロック302は、主回路301のインピーダンスを高周波半導体集積回路320のインピーダンスに整合させる機能を果たす。また、パッド3013は、主回路301に回路ブロック302を接続させる機能と、高周波半導体集積回路310に高周波半導体集積回路320を接続させる機能とを果たす。このように、1つのパッドを用いて主回路に回路ブロックを接続するとともに、異なる半導体基板上に形成された集積回路を接続することによって高周波半導体集積回路300のチップサイズを小さくできる。

#### 【0062】

また、ワイヤ330を切断することによって高周波半導体集積回路310と高周波半導体集積回路320とを別個独立に動作させることができる。さらに、高周波半導体集積回路310において、ワイヤ304を切断することによって高周波半導体集積回路300を、主回路301のみから成る高周波半導体集積回路として動作させることも可能である。

#### 【0063】

実施の形態3によれば、高周波半導体集積回路は、2つの高周波半導体集積回路をワイヤで接続することによって作製され、一方の高周波半導体集積回路においてワイヤによって回路ブロックを主回路に接続するパッドを、2つの高周波半導体集積回路を接続するために併用するので、高周波半導体集積回路のチップサイズを小さくできる。

## 【0064】

## 〔実施の形態4〕

図15を参照して、実施の形態4による高周波半導体集積回路400は、高周波半導体集積回路410と、高周波半導体集積回路420と、ワイヤ430とを備える。高周波半導体集積回路410は、入力端子4101と、トランジスタ4102と、伝送線路4103と、パッド4104とを含む。トランジスタ4102は、ゲート端子が入力端子4101に接続され、ソース端子が接地ノード7に接続され、ドレイン端子が伝送線路4103に接続される。伝送線路4103は、トランジスタ4102のドレイン端子とパッド4104との間に接続される。伝送線路4103としては、たとえば、図13の(a)に示す配線3014が用いられる。

## 【0065】

高周波半導体集積回路420は、回路ブロック421～424と、パッド425～428とを含む。パッド425～428は、それぞれ、回路ブロック421～424に対応して設けられる。

## 【0066】

ワイヤ430は、高周波半導体集積回路410のパッド4104を、高周波半導体集積回路420のパッド425～428のいずれかに接続する。

## 【0067】

図16を参照して、回路ブロック421は、パッド4211と、伝送線路4212と、コイル4213と、キャパシタ4214とを含む。伝送線路4212は、パッド4211とパッド425との間に接続される。伝送線路4212としては、所定の長さおよび所定の幅を有する配線が用いられる。コイル4213とキャパシタ4214は、ノード4215と接地ノード7との間に並列に接続される

。ワイヤ430がパッド425に接続されたとき、入力信号は、パッド425を介して回路ブロック421に伝送される。コイル4213とキャパシタ4214との並列回路は、高周波数の信号に対して零に近いインピーダンスとして作用するため、入力信号は、この並列回路によって殆ど損失せずに伝送線路4212を伝達してパッド4211から出力される。また、入力信号の周波数以外の周波数を有する信号は、この並列回路により損失されて伝送線路4212を伝達してパッド4211から出力される。

## 【0068】

図17を参照して、回路ブロック422は、パッド4221と、伝送線路4222と、キャパシタ4223とを含む。伝送線路4222は、パッド4221とパッド426との間に接続される。伝送線路4222は、所定の長さおよび所定の幅を有する配線から成る。キャパシタ4223は、ノード4224と接地ノード7との間に接続される。キャパシタ4223は、高周波数の信号に対してインピーダンスとして作用しないので、ノード4224、キャパシタ4223、および接地ノード7から成る回路は、ショートした回路になる。ワイヤ430がパッド426に接続されたとき、高周波半導体集積回路400は、高周波半導体集積回路200においてワイヤ40をパッド55に接続したのと同じ回路になる。したがって、パッド4221を出力端子として用いれば、高周波半導体集積回路400は、図10に示すインピーダンスを有する高周波半導体集積回路として機能する。

## 【0069】

図18を参照して、回路ブロック423は、パッド4231と、伝送線路4232と、キャパシタ4233とを含む。伝送線路4232は、パッド4231とパッド427との間に接続される。伝送線路4232は、所定の長さおよび所定の幅を有する配線から成る。キャパシタ4233は、ノード4234と接地ノード7との間に接続される。キャパシタ4233は、高周波数の信号に対してインピーダンスとして作用しないので、ノード4234、キャパシタ4233、および接地ノード7から成る回路は、ショートした回路になる。ワイヤ430がパッド427に接続されたとき、高周波半導体集積回路400は、高周波半導体集積

回路200においてワイヤ40をパッド65に接続したのと同じ回路になる。したがって、パッド4231を出力端子として用いれば、高周波半導体集積回路400は、図11に示すA点のインピーダンスを有する高周波半導体集積回路として機能する。

## 【0070】

図19を参照して、回路ブロック424は、パッド4241と、伝送線路4242と、キャパシタ4243とを含む。伝送線路4242は、パッド4241とパッド428との間に接続される。伝送線路4242は、所定の長さおよび所定の幅を有する配線から成る。キャパシタ4243は、ノード4244と接地ノード7との間に接続される。キャパシタ4243は、高周波数の信号に対してインピーダンスとして作用しないので、ノード4244、キャパシタ4243、および接地ノード7から成る回路は、ショートした回路になる。ワイヤ430がパッド428に接続されたとき、高周波半導体集積回路400は、高周波半導体集積回路200においてワイヤ40をパッド75に接続したのと同じ回路になる。したがって、パッド4241を出力端子として用いれば、高周波半導体集積回路400は、図11に示すB点のインピーダンスを有する高周波半導体集積回路として機能する。

## 【0071】

再び、図15を参照して、ワイヤ430によってパッド4104を高周波半導体集積回路420のパッド425～428のいずれかに接続することによって高周波半導体集積回路400を各種の性能を有する高周波半導体集積回路として機能させることができる。

## 【0072】

高周波半導体集積回路400においては、高周波半導体集積回路410は、主回路のみから成り、高周波半導体集積回路420は、回路ブロックのみから成る。このように、主回路と回路ブロックとを別々の半導体基板上に作製することによって主回路が形成された半導体基板におけるチップ数を増加させることができる。

## 【0073】

実施の形態4による高周波半導体集積回路は、図20に示す高周波半導体集積回路500であってもよい。高周波半導体集積回路500は、高周波半導体集積回路410と、ワイヤ430と、高周波半導体集積回路440とを備える。高周波半導体集積回路410については、上述したとおりである。

## 【0074】

高周波半導体集積回路440は、回路ブロック431～435と、パッド441～446と、ワイヤ451～453とを備える。パッド441～445は、それぞれ、回路ブロック431～435に対応して設けられる。

## 【0075】

回路ブロック435は、配線4351と、パッド4352～4355とを含む。パッド445、446は、回路ブロック435の配線4351に接続される。ワイヤ451は、パッド441を回路ブロック435のパッド4352に接続する。ワイヤ452は、パッド443を回路ブロック435のパッド4353に接続する。ワイヤ453は、パッド444を回路ブロック435のパッド4355に接続する。

## 【0076】

ワイヤ430は、高周波半導体集積回路410のパッド4104を高周波半導体集積回路440のパッド445に接続する。これによって、高周波半導体集積回路410の入力端子4101から入力された入力信号は、トランジスタ4102、伝送線路4103、パッド4104、およびワイヤ430を介して高周波半導体集積回路440のパッド445に入力される。そして、入力信号は、回路ブロック435の配線4351を伝搬してパッド446から出力される。

## 【0077】

図21を参照して、高周波半導体集積回路440について詳細に説明する。回路ブロック431は、配線4310と、ブロック4311～4313とを含む。配線4310は、一方端がパッド441に接続されている。また、配線4310は、長さL6および幅W6を有する金属から成る。ブロック4311は、配線4310の他方端から所定の距離だけ離れて配置される。ブロック4312は、ブロック4311から所定の距離だけ離れて配置される。ブロック4313は、ブ

ロック4312から所定の距離だけ離れて配置される。ブロック4311～4313は、配線4310と同じ幅W6を有し、配線4310と同じ金属から成る。ブロック4311は、ワイヤによって配線4310に接続可能であり、ブロック4312は、ワイヤによってブロック4311に接続可能であり、ブロック4313は、ワイヤによってブロック4312に接続可能である。

## 【0078】

配線4310の長さL6は、入力信号の波長を $\lambda$ としたとき、 $\lambda/4 = L6$ になるように決定される。これによって、入力信号は、配線4310の他方端4314において振幅が最大（オープン）になり、回路ブロック431は、入力信号に対してショートした回路として作用する。ブロック4311～4313は、入力信号の周波数が変化した場合に、配線4310がショートした回路として機能するように配線4310の長さL6を調整するために用いられる。

## 【0079】

回路ブロック433は、配線4330と、ブロック4331～4333とを含む。配線4330は、一方端がパッド443に接続されている。また、配線4330は、長さL7および幅W7を有する金属から成る。ブロック4331は、配線4330の他方端から所定の距離だけ離れて配置される。ブロック4332は、ブロック4331から所定の距離だけ離れて配置される。ブロック4333は、ブロック4332から所定の距離だけ離れて配置される。ブロック4331～4333は、配線4330と同じ幅W7を有し、配線4330と同じ金属から成る。ブロック4331は、ワイヤによって配線4330に接続可能であり、ブロック4332は、ワイヤによってブロック4331に接続可能であり、ブロック4333は、ワイヤによってブロック4332に接続可能である。

## 【0080】

配線4330の長さL7は、入力信号の波長を $\lambda$ としたとき、 $\lambda/4 = L7$ になるように決定される。これによって、入力信号は、配線4330の他方端4334において振幅が最大（オープン）になり、回路ブロック433は、入力信号に対してショートした回路として作用する。ブロック4331～4333は、入力信号の周波数が変化した場合に、配線4330がショートした回路として機能

するように配線4330の長さL7を調整するために用いられる。

【0081】

回路ブロック432は、配線4321と、ブロック4322と、ワイヤ4323とを含む。配線4321は、一方端がパッド442に接続される。ブロック4322は、配線4321の他方端から所定の距離だけ離れて配置され、ワイヤ4323によって配線4321に接続可能である。配線4321の長さは、他方端での信号の振幅が零になるように決定される。つまり、回路ブロック432は、入力信号に対してショートした回路として作用する。

【0082】

回路ブロック434は、配線4341, 4342と、ブロック4343と、ワイヤ4344, 4345とを含む。配線4341の一方端はパッド444に接続される。配線4342の一方端は、配線4341の他方端から所定の距離だけ離れて配置される。配線4342は、ワイヤ4344によって配線4341に接続される。ブロック4343は、配線4342の他方端から所定の距離だけ離れて配置され、ワイヤ4345によって配線4342に接続される。回路ブロック434は、入力信号に対してコイルとキャパシタとが直列に接続された回路として作用する。

【0083】

再び、図20を参照して、高周波半導体集積回路410は、入力端子4101から入力信号が入力されると、トランジスタ4102、伝送線路4103、およびパッド4104を介して入力信号を伝搬させ、ワイヤ430を介して高周波半導体集積回路440へ入力信号を出力する。そして、高周波半導体集積回路440は、パッド445から入力された入力信号を回路ブロック435の配線4351を介して伝搬させ、パッド446から出力する。この場合、回路ブロック431, 433は、入力信号に対してショートした回路として作用するため、入力信号は、配線4351および回路ブロック434によって決定されるインピーダンスを受けてパッド446から出力される。この場合、入力信号が回路ブロック431, 433から受ける損失は少ない。

【0084】

高周波半導体集積回路440においては、ワイヤによってパッド442を回路ブロック435のパッド4354に接続することによって入力信号の伝搬特性を変化させることができる。

【0085】

実施の形態4によれば、高周波半導体集積回路は、主回路のみから成る高周波半導体集積回路を、ワイヤによって回路ブロックのみから成る高周波半導体集積回路に接続することによって作製されるので、主回路が形成された半導体基板におけるチップ数を増加させることができる。

【0086】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内のすべての変更が含まれることが意図される。

【図面の簡単な説明】

【図1】 実施の形態1による高周波半導体集積回路の回路図である。

【図2】 図1に示す伝送線路の平面図である。

【図3】 図1に示す回路ブロックに含まれる受動回路を構成する配線の平面図である。

【図4】 図1に示す回路ブロックに含まれる受動回路の他の例を示す平面図である。

【図5】 実施の形態2による高周波半導体集積回路のブロック図および回路図である。

【図6】 図5に示す回路ブロックの回路図である。

【図7】 図5に示す他の回路ブロックの回路図である。

【図8】 図5に示すさらに他の回路ブロックの回路図である。

【図9】 スミスチャートである。

【図10】 等出力円を示すスミスチャートである。

【図11】 等効率円を示すスミスチャートである。

【図12】 実施の形態3による高周波半導体集積回路のブロック図および

回路図である。

【図13】 図12に示す伝送線路の平面図である。

【図14】 図12に示す回路ブロックの例を示す平面図である。

【図15】 実施の形態4による高周波半導体集積回路のブロック図および回路図である。

【図16】 図15に示す回路ブロックの回路図である。

【図17】 図15に示す他の回路ブロックの回路図である。

【図18】 図15に示すさらに他の回路ブロックの回路図である。

【図19】 図15に示すさらに他の回路ブロックの回路図である。

【図20】 実施の形態4による高周波半導体集積回路の他のブロック図および回路図である。

【図21】 図20に示す2つの高周波半導体集積回路のうちの一方の高周波半導体集積回路の具体例を示す平面図である。

【図22】 従来の高周波半導体集積回路の回路図である。

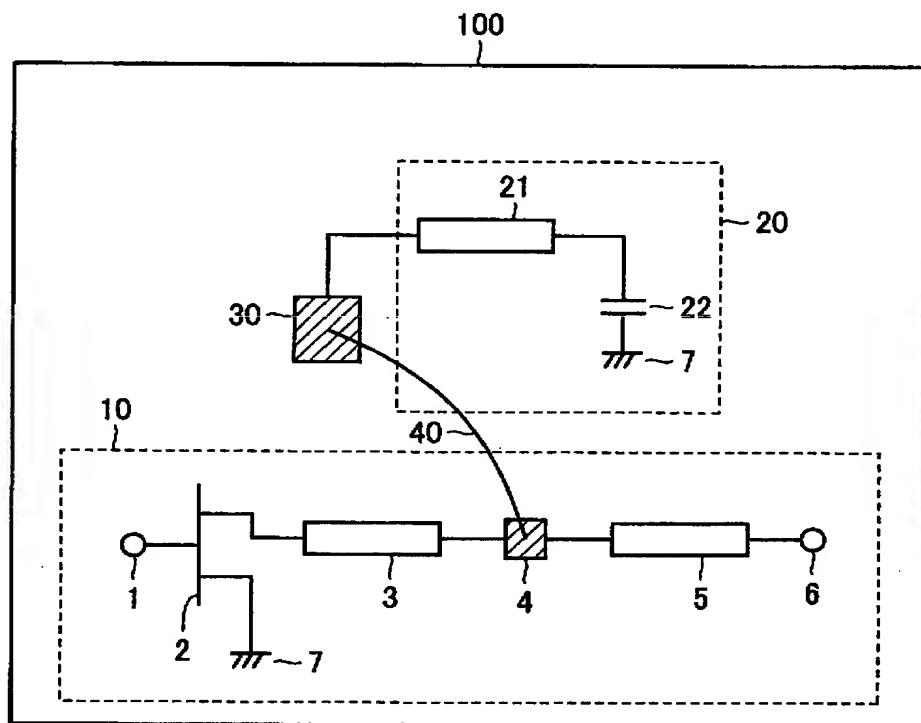
【符号の説明】

1, 3010, 4101, 6101 入力端子、2, 3011, 3202, 4102, 6102 レジスタ、3, 5, 3012, 3201, 4103, 4212, 4222, 4232, 4242, 6103, 6104 伝送線路、4, 30, 55, 65, 75, 303, 425~428, 441~446, 3013, 3200, 4104, 4211, 4221, 4231, 4241, 4352~4355 パッド、6, 3203, 6205 出力端子、7 接地ノード、10, 301, 610 主回路、20, 50, 60, 70, 302, 421~424, 431~435, 620 回路ブロック、21, 6201, 6202 受動回路、22, 51, 61, 71, 211, 4214, 4223, 4233, 4243, 6203 キャパシタ、31, 220, 3014, 3020, 3204, 4310, 4321, 4330, 4341, 4342, 4351 配線、40, 304, 330, 430, 451~453, 4323, 4344, 4345 ワイヤ、100, 200, 300, 310, 320, 400, 410, 420, 440, 500, 600 高周波半導体集積回路、210, 4213 コイル、22

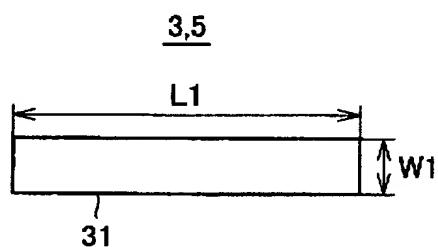
1, 4314, 4334 端、4215, 4224, 4234, 4244, 61  
06 ノード、4311~4313, 4322, 4331~4333, 4343  
ブロック。

【書類名】 図面

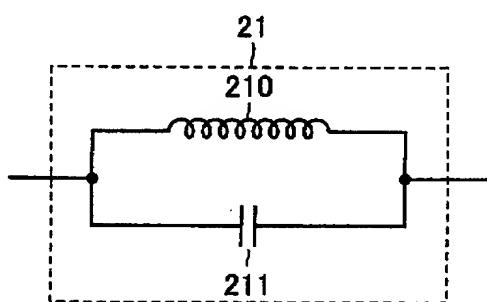
【図1】



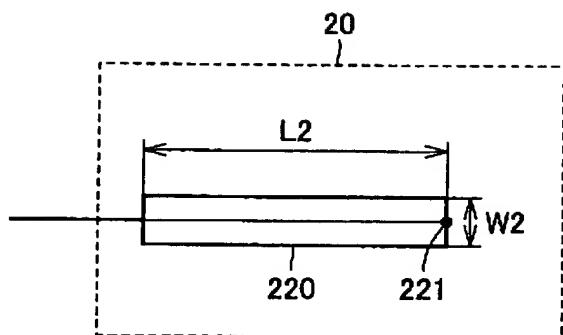
【図2】



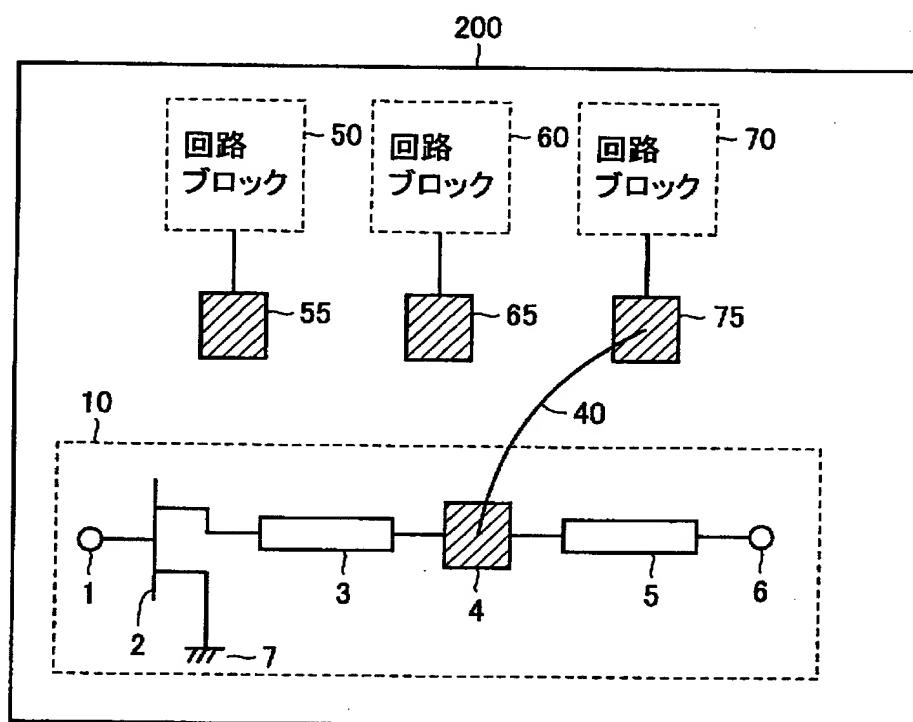
【図3】



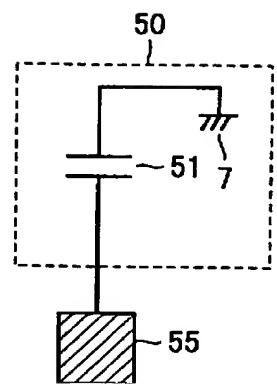
【図4】



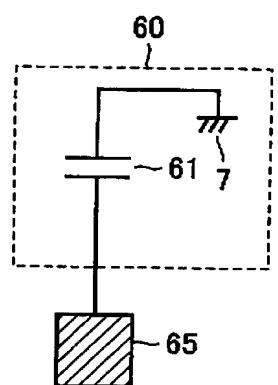
【図5】



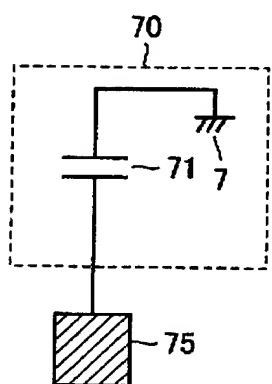
【図6】



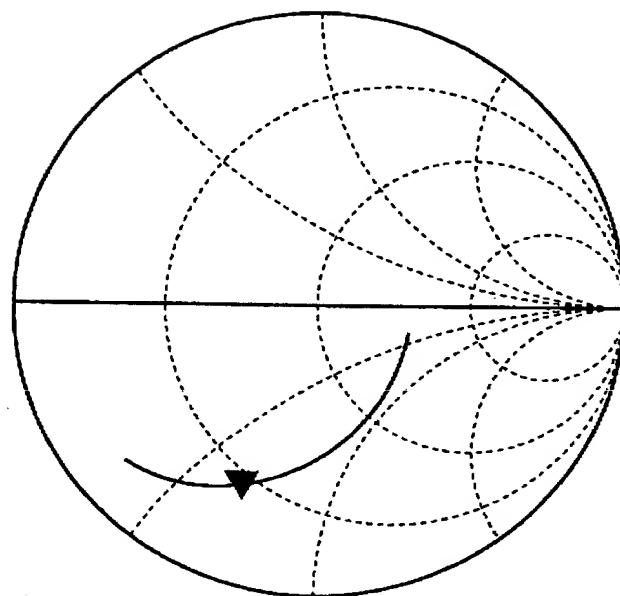
【図7】



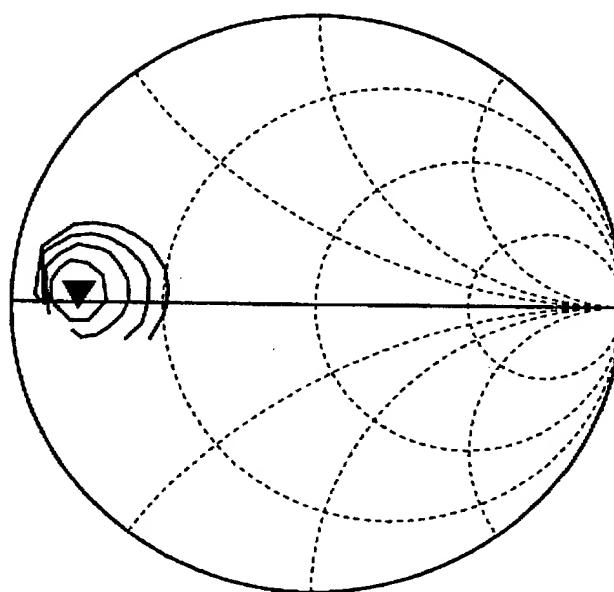
【図8】



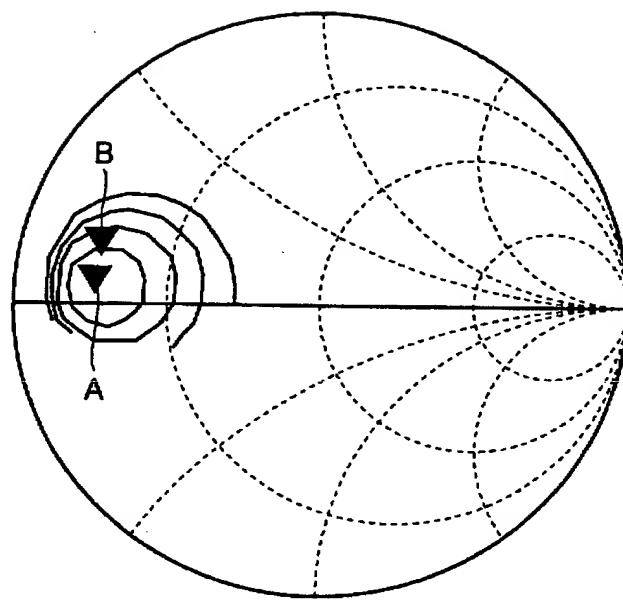
【図9】



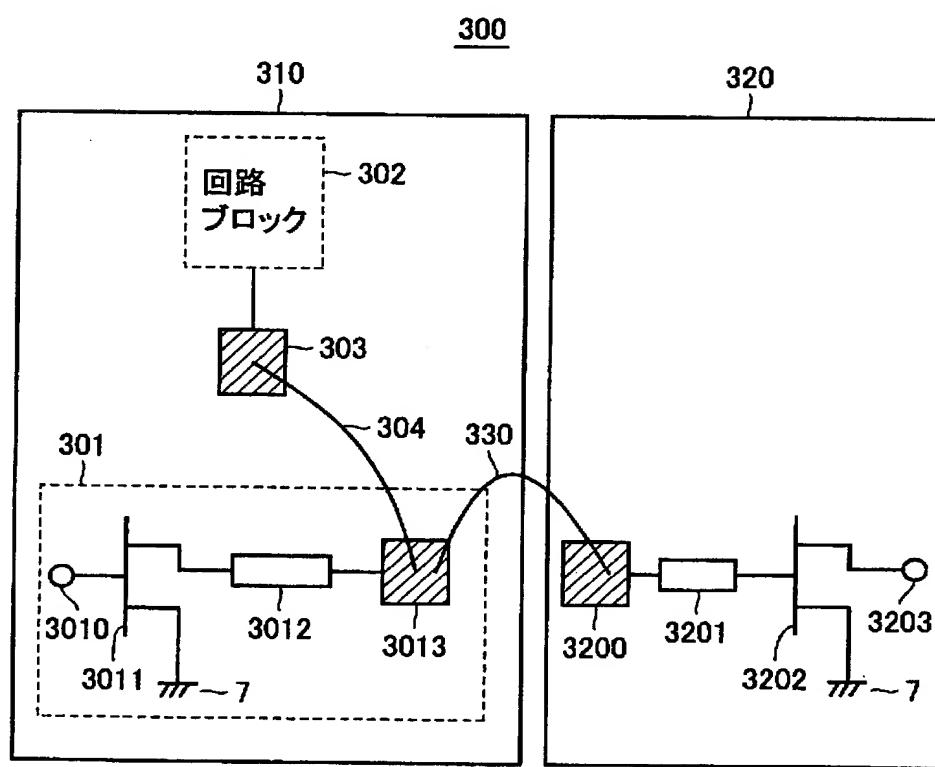
【図10】



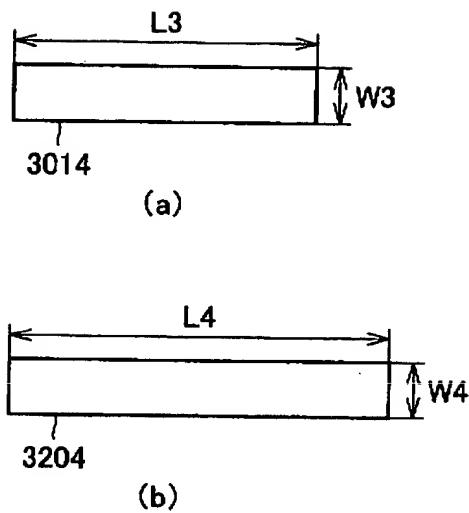
【図11】



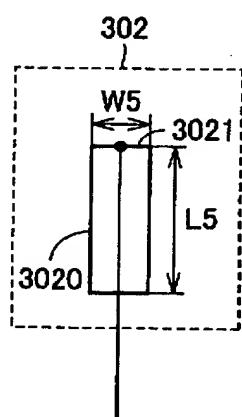
【図12】



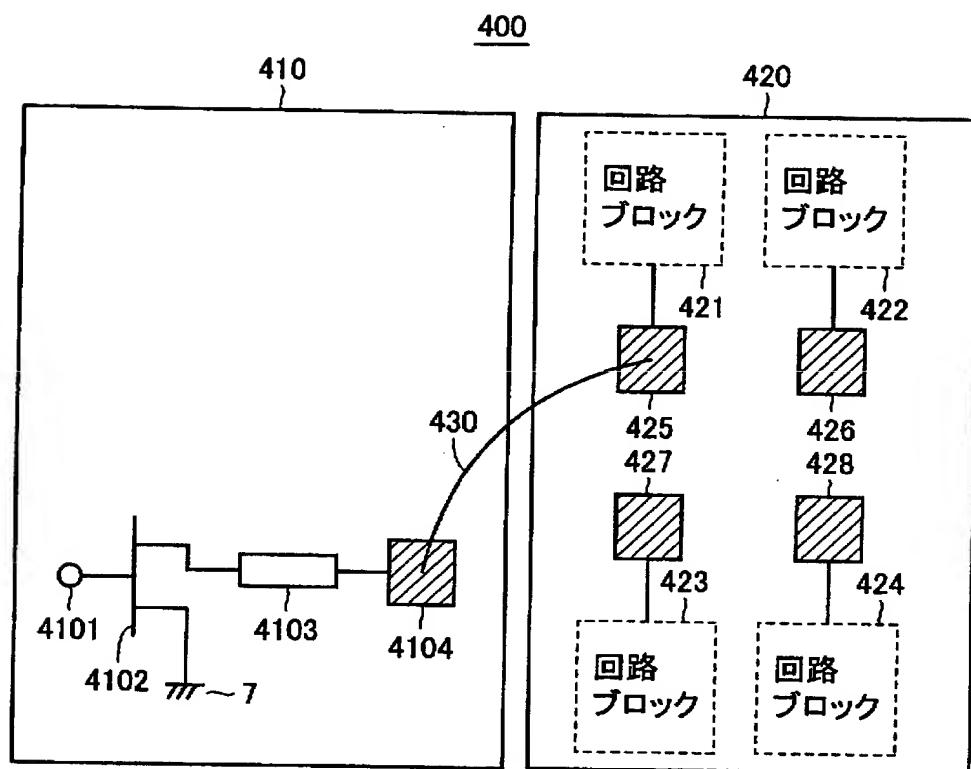
【図13】



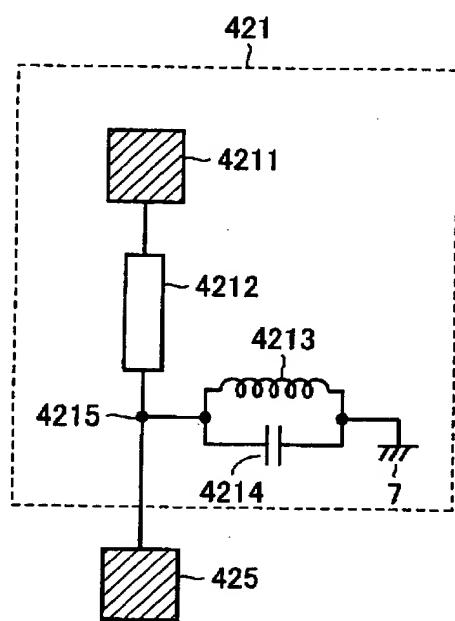
【図14】



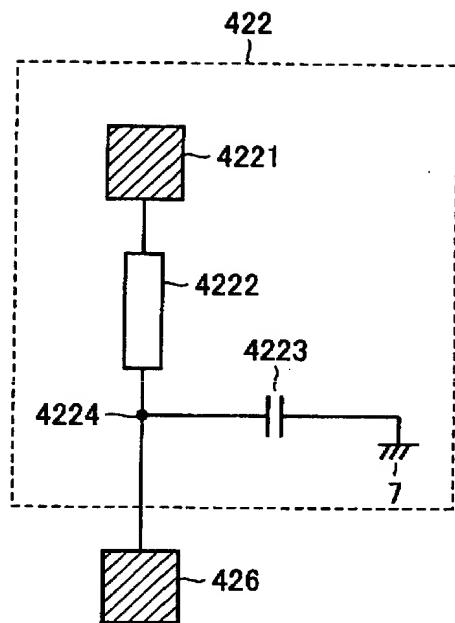
【図15】



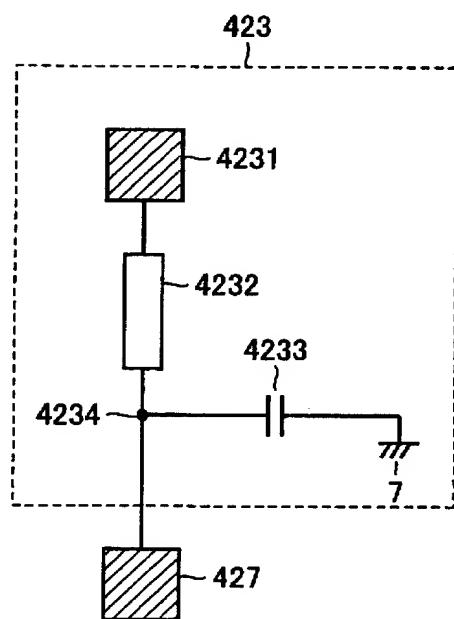
【図16】



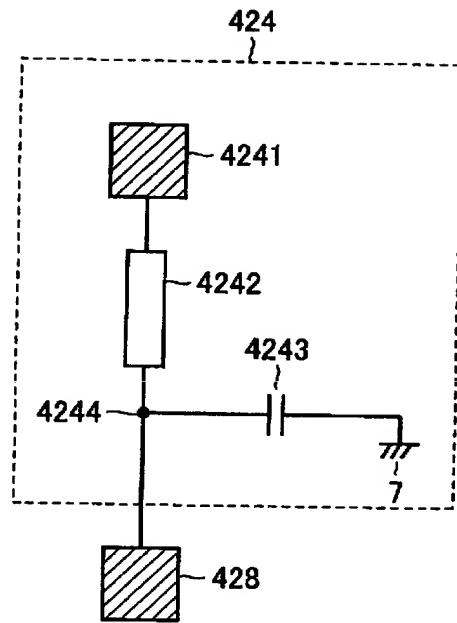
【図17】



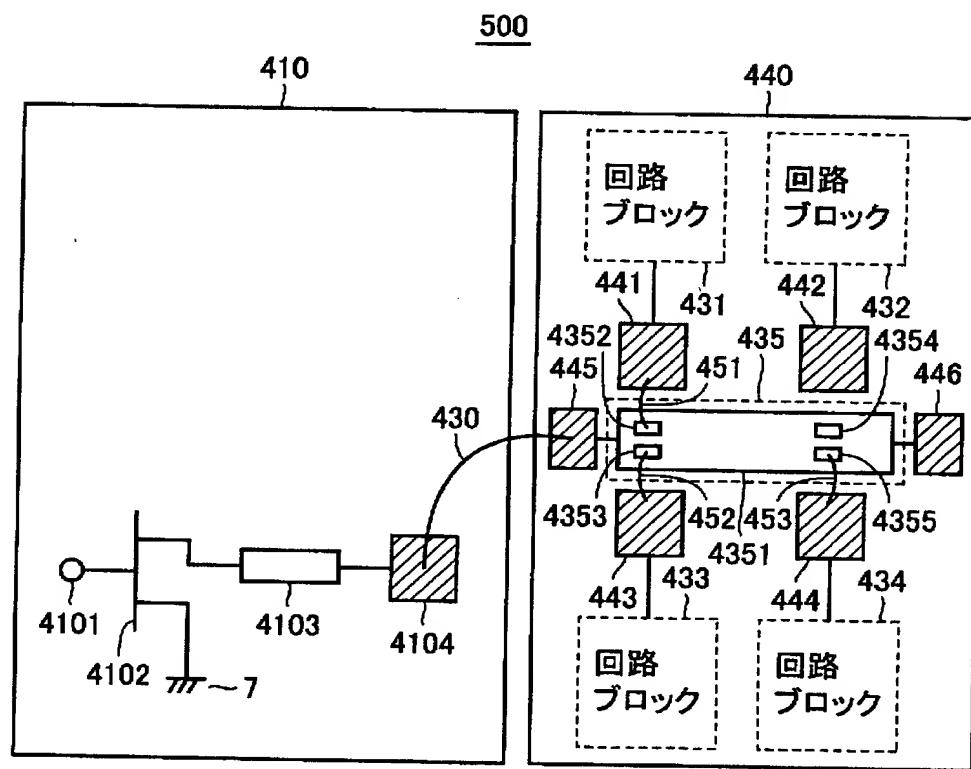
【図18】



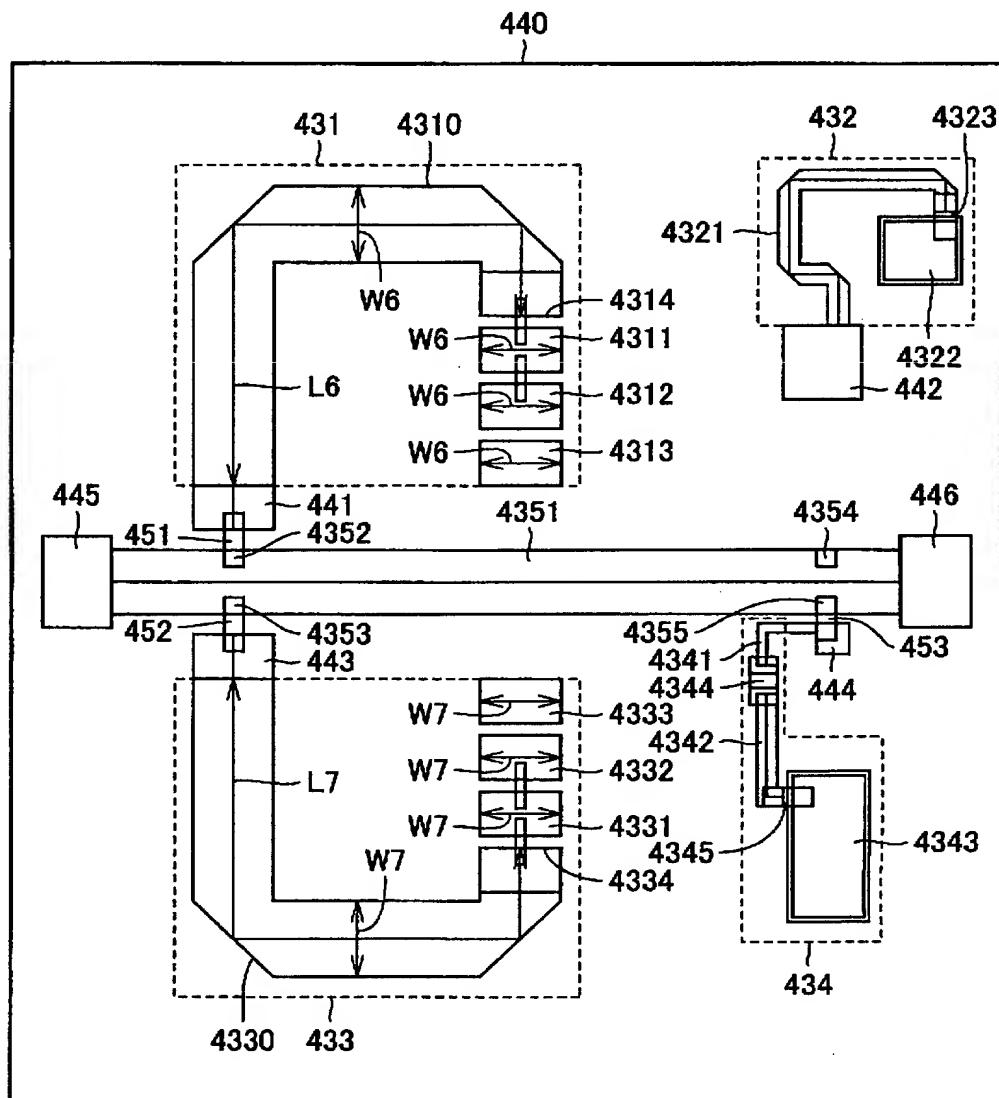
【図19】



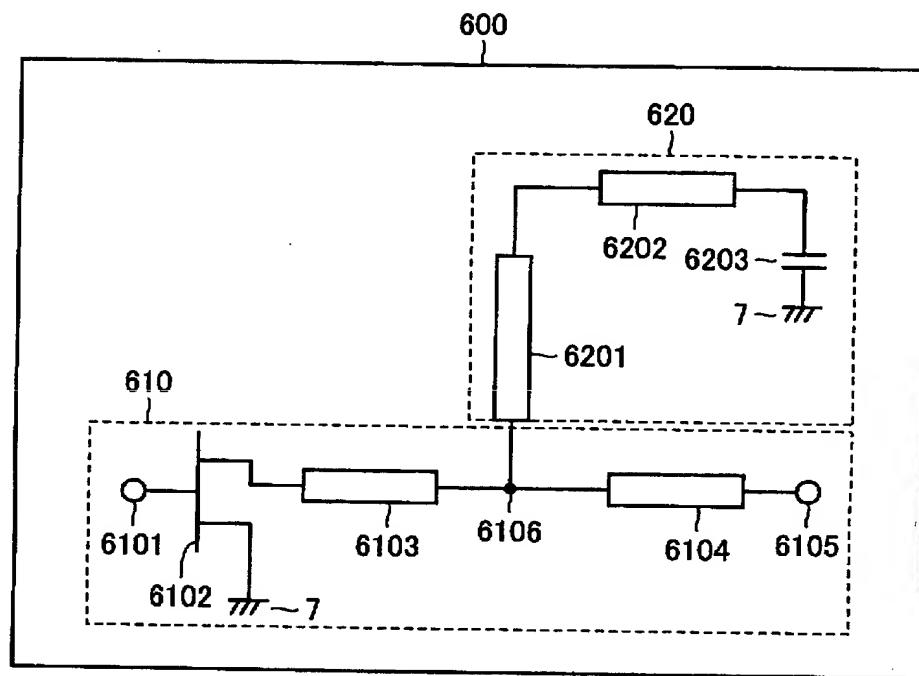
【図20】



【図21】



【図22】



【書類名】 要約書

【要約】

【課題】 各種の性能、および用途を実現可能な高周波半導体集積回路を提供する。

【解決手段】 高周波半導体集積回路100は、主回路10と、回路ブロック20と、パッド30と、ワイヤ40とを備える。主回路10は、入力端子1と、トランジスタ2と、伝送線路3、5と、パッド4と、出力端子6とを含む。回路ブロック20は、受動回路21と、キャパシタ22とを含む。パッド30は、回路ブロック20の近くに配置される。ワイヤ40は、パッド30を主回路10に含まれるパッド4に接続する。高周波半導体集積回路100においては、主回路10は、入力端子1から入力された入力信号をトランジスタ2、伝送線路3、パッド4、および伝送線路5を介して出力端子6から出力する。

【選択図】 図1

出願人履歴情報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目2番3号

氏 名 三菱電機株式会社